



功率器件基于结构函数校正方法的热阻研究

王勇志¹, 周 维¹, 魏晓慧², 周龙飞¹, 刘洪伟¹, 郭维立¹
(1. 湖南国芯半导体科技有限公司, 湖南 株洲 412001;
2. 株洲中车时代电气股份有限公司, 湖南 株洲 412001)

摘要: 为了获取功率器件各层材料的热阻, 文章对一款IGBT模块进行热阻测试, 获取其结构函数曲线。文章通过对该模块进行结构建模, 瞬态热仿真, 将温升曲线转换成结构函数曲线, 并与实测曲线进行拟合校正, 校正后的结构模型可以获取各层界面材料热阻在结构函数区间分布, 其中芯片层、芯片焊层、DBC上铜层、氧化铝陶瓷层、DBC下铜层、基板焊层、基板热阻值的校正结果分别为0.510、4.085、4.085、20.430、7.149、5.106、26.550 K/kW, 并通过功率循环试验与被动热循环试验验证试验前后热阻的退化区间, 试验结果与理论分析基本一致。

关键词: 功率器件; 热阻; 瞬态仿真; 热阻测试; 结构函数

中图分类号: U264.3⁺7

文献标志码: A

文章编号: 1000-128X(2025)02-0163-07

0 引言

近年来轨道交通、新能源、电动汽车等蓬勃发展, 功率器件市场日益扩大, 器件的电流等级不断提升, 加上装置小型化的应用市场需求, 变流器冗余热设计空间也在不断压缩, 这对模块的散热性能提出了更高的要求, 因此各大厂商也不断地研发新的封装以期降低器件热阻。为了优化器件热阻, 不仅需要得到器件的结壳热阻, 还需要获取器件各层材料的具体热阻, 为热阻优化设计找出瓶颈点。传统的器件热阻测试方案主要有热电偶法、电参数测试法和红外热成像法^[1-2]。这些测试方法能够测试模块结壳热阻, 但无法获取模块内部各层材料的温度场分布, 也就无法获得模块各层材料的准确热阻值^[3]。

相关学者对功率器件结构函数进行了研究, 文献[4]通过对一款MOSFET器件在不同散热条件下进行2次热阻测试, 通过结构函数分离点来确定器件结壳热

阻; 文献[5]基于结构函数理论, 测试了2只相同芯片规格、相同封装类型而采用不同封装工艺的器件热阻, 分析微分结构函数差异, 通过微分结构函数峰值的偏移来筛选器件; 文献[6]通过对一款封装TO-220器件进行三维建模, 并添加各层材料热阻、热容参数, 从而获得与实测热阻相符的结构模型。

考虑到结构函数理论是针对一维传热路径而言的, 在分析TO封装器件时, 由于器件较小, 芯片热流路径基本等同于一维传热路径, 基于器件及其各层材料实际参数所构建模型具有高准确性。然而, 对于大功率模块, 由于器件尺寸大, 芯片散热为三维路径, 当按照实际参数建模与仿真时, 所得到的热阻值会与实测值具有明显偏差, 此时则需要对理论模型进行校准修改。本文通过对一款IGBT模块进行瞬态热阻仿真, 并与实测曲线进行拟合校正, 获取各层材料在结构函数中的区间分布, 从而得到各层材料的准确热阻。同时, 通过进行功率循环试验和被动热循环试验验证试验前后热阻的退化区间, 试验结论与理论一致, 这表明通

基金项目: 湖南省重点研发计划项目(2022GK2006)

通信作者: 王勇志, 男, 工程师, 研究方向为半导体器件可靠性技术和寿命评估; E-mail: wangyz10@csrzc.com

引用格式: 王勇志, 周维, 魏晓慧, 等. 功率器件基于结构函数校正方法的热阻研究[J]. 机车电传动, 2025(2): 163-169. DOI:10.13890/j.issn.1000-128X.2025.02.103.

Citation: WANG Yongzhi, ZHOU Wei, WEI Xiaohui, et al. Thermal resistance research of power devices based on structural function curve correction method[J]. Electric drive for locomotives, 2025(2): 163-169. DOI:10.13890/j.issn.1000-128X.2025.02.103.

过结构函数校正，能够帮助设计人员直接定位器件内部材料的退化情况。

1 功率模块基本介绍

1.1 IGBT 功率模块基本介绍

功率开关器件IGBT模块具有多种封装形式，内部材料层多数由以下7层材料组成：芯片层、芯片焊层、DBC上铜层、氧化铝陶瓷层、DBC下铜层、基板焊层、基板。芯片通过绑定线互连，各电极通过绑定线和铜排引出到外部端子用于电路连接。图1为IGBT模块结构图。芯片在开关和导通过程中产生的热量以各层材料作为传导介质将热量传递到模块外部的散热器，通过风冷或水冷等方式将热量带走。

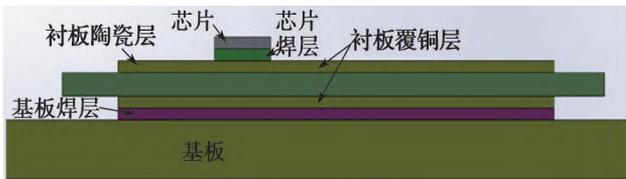


图1 IGBT模块结构图

Fig. 1 Structure diagram of IGBT module

1.2 IGBT 模块热阻介绍

IGBT模块结壳热阻定义为模块芯片发热点到最近芯片安装区域的封装外表面（基板）位置的热阻值。该参数可以直接反映模块的散热能力，其计算公式为

$$R_{thjC} = \frac{T_j - T_c}{P} = \frac{\lambda \cdot A \cdot \Delta T}{d} \quad (1)$$

式中： R_{thjC} 为结壳热阻； T_j 为结温； T_c 为壳温； P 为传热功率； λ 为热导率； A 为材料横截面积； ΔT 为结壳热阻温度差； d 为材料厚度。

需要注意的是，由于变流器系统散热受散热方式和安装方式的影响，IGBT模块的结壳热阻并不能直接反映变流器系统的散热水平。

IGBT模块热容值反映了模块存储热量的能力，其热容计算公式为

$$C_{th} = \frac{\Delta Q_{th}}{\Delta T} = c_{th} \cdot \rho \cdot d \cdot A \quad (2)$$

式中： C_{th} 为热容； ΔQ_{th} 为热量变化量； ΔT 为温度变化量； c_{th} 为材料的比热容； ρ 为材料相对密度。

IGBT模块是由多层材料组成，模块热阻抗由每层材料的热阻、热容叠加而成，利用每层材料的热阻、热容可以获得模块的阻抗网络模型^[7]（Foster模型），再通过数学转化为Cauer网络模型。目前，通过双界面法测试可以获得模块结壳热阻与热容，然而无法获取每层材料准确数据。如果能够获取Cauer网络各个节点的 R_{th} 和 C_{th} 参数，便能获取各层材料在结构函数上的曲线段分布，Foster模型与Cauer模型转换如图2所示。

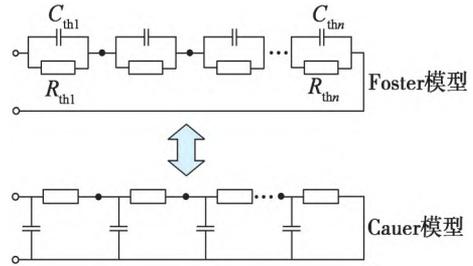


图2 Foster模型与Cauer模型转换示意图

Fig. 2 Transformation diagram of Foster and Cauer

2 结构函数校正研究

2.1 IGBT 模块热阻测试

本研究对一款Econodual模块进行热阻测试^[8]，模块外形如图3所示。测试设备采用西门子T3STER热阻测试台，测试条件：加热电流为200 A，开通和关断时间都为120 s。在IGBT模块散热基板是否涂敷导热硅脂的条件下，测量IGBT模块相关热阻，整理后的结构函数曲线如图4所示。由图4可知，通过双界面法得出结壳热阻分离点为0.068 2 K/W。



图3 Econodual封装模块外形图

Fig. 3 Appearance of Econodual package module

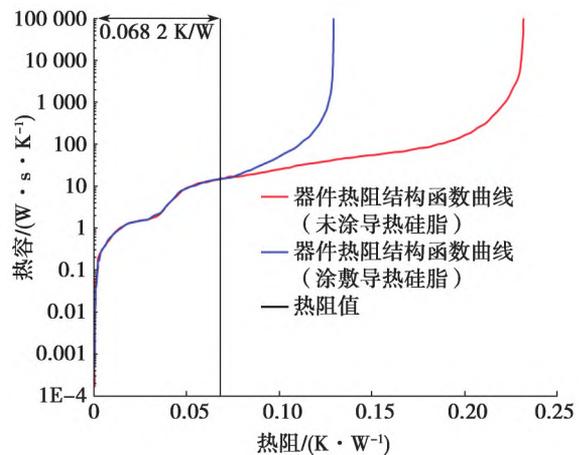


图4 双界面法结构函数曲线图

Fig. 4 Structural function curve based on dual-interface method

2.2 IGBT 模块瞬态热仿真

对该封装模块进行三维结构建模和瞬态热仿真^[9-11]，模块的三维结构如图5所示，各层材料层厚度及其导热率参数如表1所示。

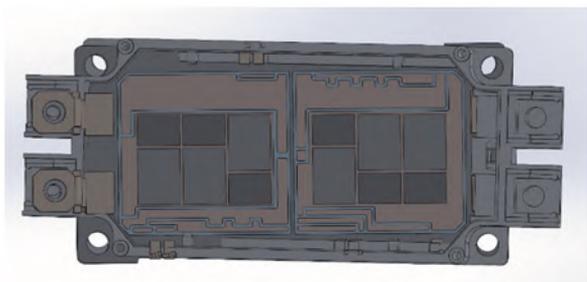


图5 模块三维结构

Fig. 5 Three-dimensional structure of the module

表1 模块各层材料层厚度及导热率

Table 1 Thickness and thermal conductivity of materials at various layers of the module

结构层	材料	厚度/mm	导热率/(W·mK ⁻¹)
芯片层	Si	0.12	150@27 °C/99@127 °C
芯片焊层	锡膏	0.10	25
衬板上铜层	Copper	0.30	385
衬板陶瓷层	Al ₂ O ₃	0.64	25
衬板下铜层	Copper	0.30	385
衬板焊层	锡膏	0.15	25
基板	Copper	0.30	385

为了提高仿真效率, 在保证准确性的前提下需要尽量减少网格数量, 在不影响热仿真结果的前提下对零件(基板安装孔、铜接线端子、辅助端子等)进行简化处理, 简化模型如图6所示。

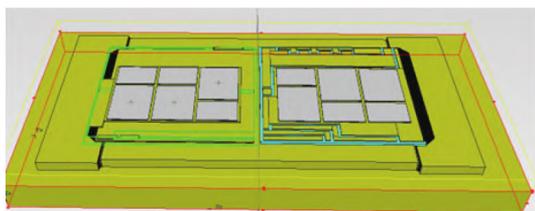


图6 简化后模块结构图

Fig. 6 Simplified structure of the module

对该模块上部(Upper)3颗并联IGBT芯片分别施加65.28 W功耗, 模块安装的散热器设定为40 °C恒定值, 瞬态仿真时长为120 s, 仿真后的温度场如图7和图8所示, 3颗IGBT芯片瞬态温升曲线如图9所示。

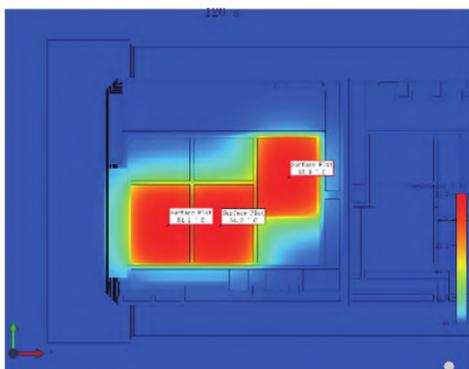


图7 模块上部芯片表面温度场

Fig. 7 Surface temperature field of module upper bridge



图8 模块上部IGBT1横截面温度场

Fig. 8 Cross-sectional temperature field of IGBT1 of module upper bridge

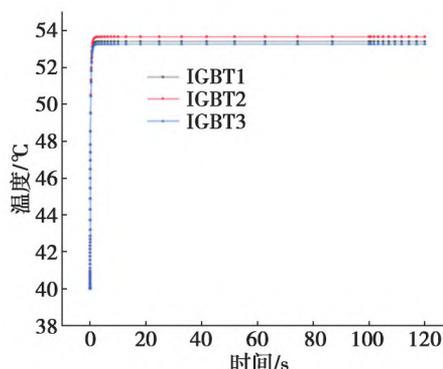


图9 IGBT芯片瞬态温升曲线

Fig. 9 Transient temperature rise curve of IGBT chip

2.3 IGBT 模块结构函数曲线校正

考虑本仿真的主要目的是研究模块内层材料热阻在结构函数上的区间分布, 并不涉及硅脂和散热器的热阻校正, 因此校正区间为0.068 2 K/W以内的曲线段。将前文仿真得到的芯片瞬态温升曲线进行数学转化, 得到热阻及其结构函数曲线, 并将仿真数据与实测曲线进行对比, 数据如图10所示。

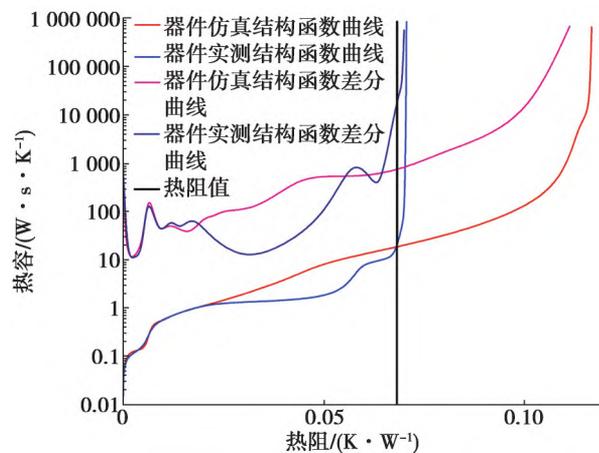


图10 仿真数据与实测结构函数曲线对比图

Fig. 10 Comparison of structural function curves between simulation data and measurements

由于该模块具体尺寸与材料特性并不确定, 所以需要0.068 2 K/W以内全曲线段进行拟合校准, 拟合区间为黑线左侧区域。由图10可以看出, 该结构函数曲线在前端是重合的, 而曲线在0.02 K/W处开始发生分离, 分离点如图11所示。

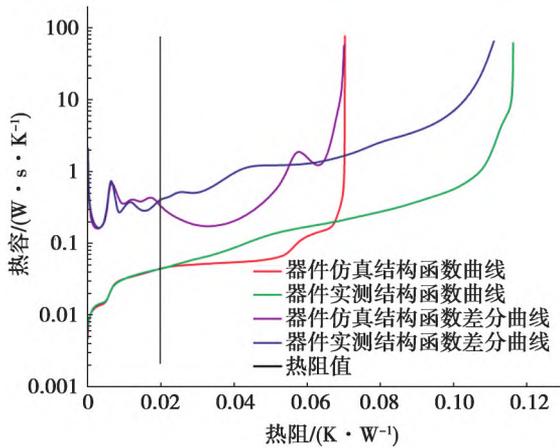


图 11 实测与仿真曲线分离点

Fig. 11 Separation point between measurement and simulation curves

通过式(1)和式(2)，可以计算得出热阻0.02 K/W为50 °C对应的位置。查看芯片中心的纵向横截面温度，可以确定该点坐标为(-37.30, -7.03, 3.88) (单位: mm)。查看结构图坐标，可确定该点位于基板陶瓷层，50 °C温度场坐标如图12所示。

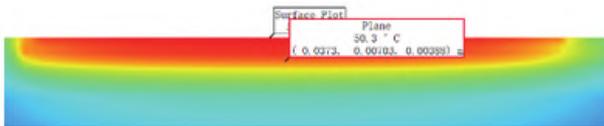


图 12 50 °C温度场坐标

Fig. 12 Coordinates of temperature field at 50 °C

由于曲线分离发生在基板陶瓷层，考虑Al₂O₃陶瓷层热导率、比热容与实际模块数据可能存在差异，对该材料的热导率、比热容进行变参数扫描仿真，参数扫描区间如表2所示。

表2 Al₂O₃陶瓷层材料参数扫描区间

Table 2 Material parameter sweep interval of Al₂O₃ ceramic layer

材料参数	扫描区间
Al ₂ O ₃ 热导率/(W·(mK) ⁻¹)	18~30
Al ₂ O ₃ 比热容/(J·(kg·K) ⁻¹)	800~900

本次参数扫描采取试验设计原理，在较少的仿真次数情况下覆盖全部的扫描变量区间，对2个参数进行5种方案的仿真分析，方案列表如表3所示。

表3 材料参数扫描方案列表

Table 3 List of material parameter sweep schemes

材料参数	原方案	方案1	方案2	方案3	方案4	方案5
Al ₂ O ₃ 热导率/(W·(mK) ⁻¹)	24.0	30.0	20.4	27.6	22.8	18.0
Al ₂ O ₃ 比热容/(J·(kg·K) ⁻¹)	850	880	900	820	800	840

对表3中的5种方案进行瞬态热仿真，并将数据与实测曲线进行对比，其中“方案1”校正后的曲线如图13所示。由图13可知，“方案1”的数据曲线在热阻值

为0.02 K/W曲线达到了重合，这说明衬板陶瓷层的材料参数已校正完成。

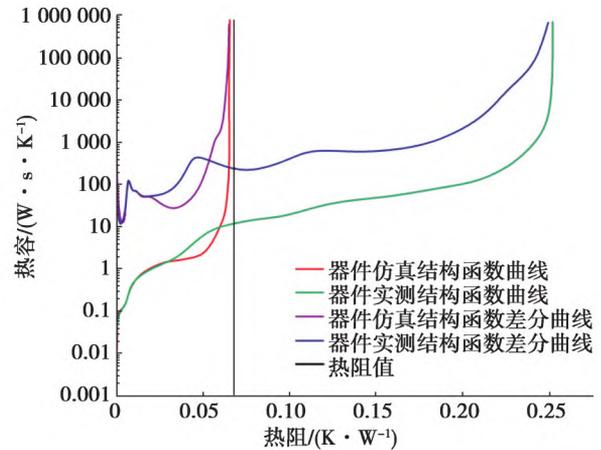


图 13 “方案1”结构函数曲线与实测对比图

Fig. 13 Comparison of scheme 1 structural function curve with measurements

利用上述方法找到下一个分离点位置，通过热阻计算定位分离点的温度场分布，找到所对应的材料层，并依此进行参数修正。通过修正DBC下铜层、基板层的各项材料参数后，仿真曲线与实测曲线实现了高度重合，获得了结壳热阻精确的校正模型，曲线优化后的校正曲线如图14所示。

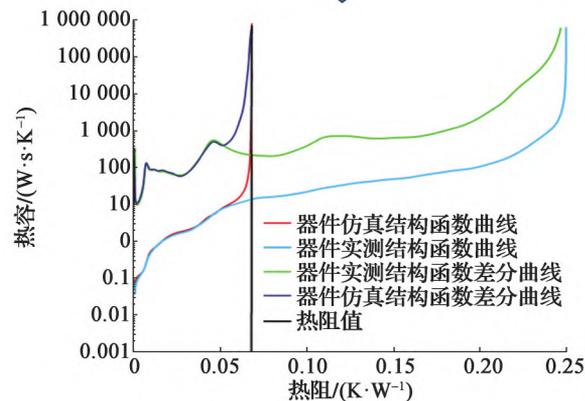
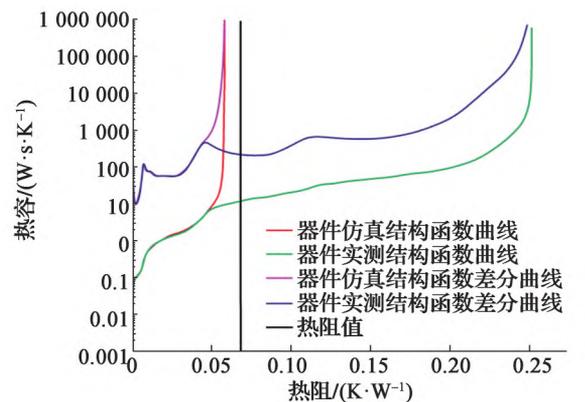


图 14 结构函数校正过程曲线

Fig. 14 Process curve for correction of structural function

根据校正结构模型，分析温度场分布，获取各材料层底部距离芯片中心位置最近点的温度值，计算各

层热阻, 并通过该热阻找到结构函数中各层材料对应的分布, 各层材料温度值和热阻如表4所示。

表4 模块各层材料温度值及热阻

Table 4 Temperature and thermal resistance values of materials at various layers of the module

温度点位置	温度/°C	$R_{th}/(K \cdot (kW)^{-1})$	对应层	加热功率/W
芯片最高温位置	53.3	0.510 631	芯片	195.836
芯片中心底部	53.2	4.085 051	芯片焊层	
焊层	52.4	4.085 051	DBC上铜层	
衬板上铜层	51.6	20.425 254	Al ₂ O ₃	
衬板陶瓷层	47.6	7.148 839	DBC下铜层	
衬板下铜层	46.2	5.106 313	基板焊层	
基板焊层	45.2	26.552 830	基板	
基板层	40.0			

根据表4的数据, 可以获取各层材料在结构函数曲线上的分布, 如图15所示

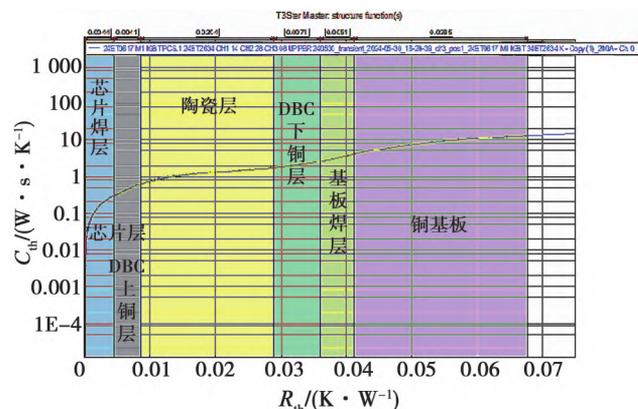


图15 模块各层材料在结构函数曲线上的分布段

Fig. 15 Distribution segments of materials at various layers on the structural function curve of the module

3 试验分析

研究团队通过分析已获取的结构函数中各材料层的曲线分布, 发现模块陶瓷层与基板层的热阻占总热阻的比例相对较大, 这表明功率模块热阻优化的重点工作应集中在这2层材料上。同时, 在模块产品封装完成后, 可利用校正后的结构函数曲线进行测试比对, 排除早期的封装缺陷, 减少后续的可靠性验证试验成本。利用该曲线可以快速地确认模块材料层退化情况, 这对可靠性试验前后模块退化区间的定位具有指导意义, 可节省大量的时间和财力成本。下面通过2组试验验证该研究对分析器件各层材料退化的重要意义。

3.1 功率循环测试^[12]

功率循环是考核模块封装可靠性的一项重要试验, 通过在开通时间内给器件施加电流以达到要求的最大结温, 而在关断阶段内切断电流, 并通过水冷等冷却

方式将器件结温降至最小, 以达到恒定结温的目的。功率循环是最接近器件实际工况的试验方案, 是评估器件寿命关键的试验方法之一。由于芯片结温的变化, 器件内部不同材料的膨胀系数CTE的差异会导致应力产生, 从而引起绑定线与芯片金属层、芯片焊层材料发生蠕变退化。

对该模块上管进行秒级功率循环, 试验条件如表5所示。

表5 功率循环试验条件

Table 5 Conditions of power cycling test

流程	项目	测试条件
1	试验前热阻测试	加热时间: 120 s
		冷却时间: 120 s
2	功率循环	T_{on}/T_{off} 为3 s/3 s
		$\Delta T_J=100\text{ }^\circ\text{C}$
		$T_{Jmax}=175\text{ }^\circ\text{C}$
3	试验后热阻测试	加热时间: 120 s
		冷却时间: 120 s

功率循环试验过程曲线如图16所示。

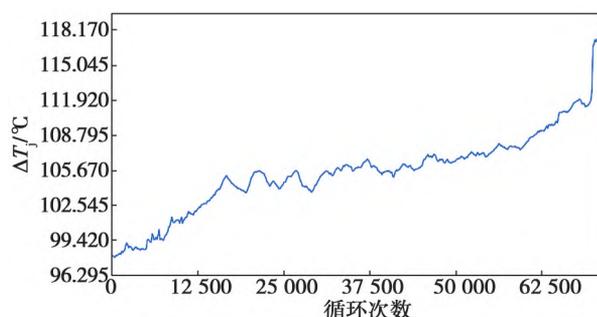


图16 功率循环试验过程曲线

Fig. 16 Process curve of power cycling test

对该模块在试验前后进行热阻测试, 结构函数曲线如图17所示, 其中“黑色”曲线为试验前曲线, “蓝色”曲线为试验后曲线。

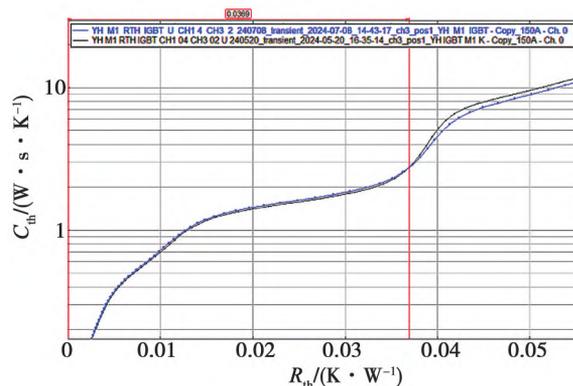


图17 功率循环试验前后结构函数曲线图

Fig. 17 Structural function curves before and after power cycling test

由图17可知, 结构函数曲线在热阻为0.036 9 K/W处发生分离, 根据图15可以定位到此处为芯片焊层,

而对于秒级功率循环，材料退化主要出现在该层，以及芯片与绑定线接触的铝金属化层^[13-16]。由于绑定线的建模仿真会增加成倍的网格数量，本仿真未对绑定线进行建模，仅考虑芯片焊层的退化，在结构函数的曲线中也能得到验证。

3.2 被动热循环试验^[17]

被动热循环是将IGBT模块安装在散热器上，通过散热器加热与冷却使模块底部壳温发生变化，并使热量由模块底部往上层材料传导，被动热循环试验中模块壳温变化速度相对缓慢，主要考察模块基板上焊层材料蠕变退化情况。

本试验对该封装模块进行15 000次被动热循环试验，试验条件如表6所示，试验过程曲线如图18所示。

表6 被动热循环试验条件

Table 6 Conditions of passive thermal cycling test

流程	项目	测试条件
1	试验前热阻测试	加热电流: 150 A
		加热时间: 120 s
		冷却时间: 120 s
		高温: 125 °C
		低温: 45 °C
2	功率循环	水温: 25 °C
		升温时间: 120 s
		降温时间: 80 s
		高温保温时间: 20 s
		低温保温时间: 30 s
		升温速率: 1 °C/s
		降温速率: 2 °C/s
3	试验后热阻测试	加热电流: 150 A
		加热时间: 120 s
		冷却时间: 120 s

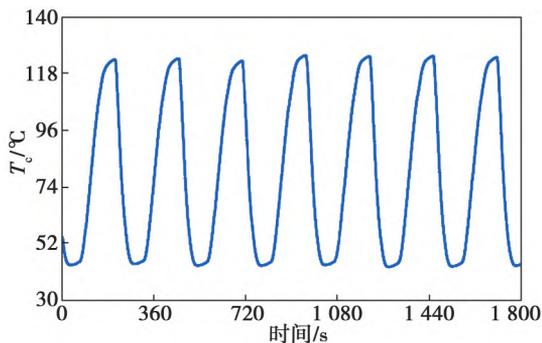


图18 被动热循环试验过程曲线

Fig. 18 Process curve of passive thermal cycling test

对该模块在被动热循环试验前后进行热阻测试，结构函数曲线如图19所示，其中“黑色”曲线为试验前曲线，“蓝色”曲线为试验后曲线。从图19对比可知，结构函数在基板焊层发生明显分离，这与该项试

验对应的模块材料层的考核点是相符的。

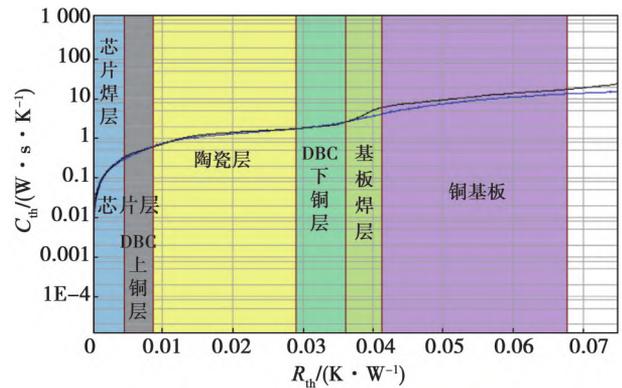


图19 被动热循环试验前后结构函数曲线对比图

Fig. 19 Structural function curves before and after passive thermal cycling test

4 结束语

本文介绍了IGBT功率模块的基本结构组成和模块结壳热阻的测试方法，通过对一款Econodual封装模块仿真与实测，对其结构函数进行校正研究，得到了与实测曲线重合的校正曲线，并修正了结构模型，获得了模块内层材料的具体热阻及其在结构函数曲线段分布，并通过功率循环及被动热循环试验进行验证，该项研究对于分析模块内材料层的热阻具有重要意义。该结构函数曲线校正主要是通过改变材料层导热率与比热容进行校正的，未研究器件传热区间分布对热阻的影响，但可以通过修改导热率与比热容来做等效，后续研究将以传热面积作为方向，以获得更精确的校正模型。

参考文献:

- [1] 冯士维, 谢雪松, 吕长志, 等. 半导体器件热特性的电学法测量与分析[J]. 半导体学报, 1999, 20(5): 358-364. FENG Shiwei, XIE Xuesong, LYU Changzhi, et al. Measurement and study on thermal characteristics of semiconductor devices by electrical method[J]. Chinese journal of semiconductors, 1999, 20(5): 358-364.
- [2] 孙晓刚, 李云红. 红外热像仪测温技术发展综述[J]. 激光与红外, 2008, 38(2): 101-104. SUN Xiaogang, LI Yunhong. Review of the development of temperature measurement technology with infrared thermal imager[J]. Laser & infrared, 2008, 38(2): 101-104.
- [3] SZÉKELY V, VAN BIEN T. Fine structure of heat flow path in semiconductor devices: a measurement and identification method[J]. Solid state electronics, 1988, 31(9): 1363-1368.
- [4] 肖超, 王立新. 基于结构函数的功率MOSFET器件热阻研究[J]. 电子器件, 2012, 35(5): 489-492. XIAO Chao, WANG Lixin. Research on thermal resistance in the power MOSFET device based on structure function [J]. Chinese journal of electron devices, 2012, 35(5): 489-492.
- [5] 董晨曦, 王立新. 基于结构函数的功率VDMOS器件热特

- 性分析[J]. 微电子学, 2013, 43(5): 731-736.
- DONG Chenxi, WANG Lixin. Analysis of thermal characteristics of power VDMOS based on structural functions[J]. Microelectronics, 2013, 43(5): 731-736.
- [6] XU Wei, LI Guoyuan, ZHOU Bin. Optimization for solder layer thermal characteristics of the power transistor based on structure function[C]//IEEE. 2015 16th International Conference on Electronic Packaging Technology. Changsha: IEEE, 2015: 662-665.
- [7] JEDEC. Transient dual interface test method for the measurement of the thermal resistance junction to case of semiconductor devices with heat flow through a single path: JESD51-14[S]. Beijing: JEDEC Solid State Technology Association, 2010.
- [8] SZABO P, STEFFENS O, LENZ M, et al. Transient junction-to-case thermal resistance measurement methodology of high accuracy and high repeatability[J]. IEEE transactions on components and packaging technologies, 2005, 28(4): 630-636.
- [9] WU Yibo, LIU Guoyou, XU Ninghua, et al. Thermal resistance analysis and simulation of IGBT module with high power density[J]. Applied mechanics and materials, 2013, 303/306: 1902-1907.
- [10] WINTRICH A. Thermal resistance of IGBT modules-specification and modelling[EB/OL]. (2024-08-02) [2024-11-16]. <https://assets.danfoss.com/documents/latest/444048/AB501651003501en-000201.pdf>.
- [11] KATO F, NAKAGAWA H, YAMAGUCHI H, et al. Thermal resistance evaluation by high-temperature transient thermal analysis method for SiC power modules[C]//IEEE. 2016 International Conference on Electronics Packaging. Hokkaido: IEEE, 2016: 214-217.
- [12] HELD M, JACOB P, NICOLETTI G, et al. Fast power cycling test of IGBT modules in traction application[C]//IEEE. Proceedings of Second International Conference on Power Electronics and Drive Systems. Singapore: IEEE, 1997: 425-430.
- [13] MANSON S S. Thermal stress and low cycle fatigue[M]. New York: McGraw-Hill, 1966.
- [14] DARVEAUX R. Effect of simulation methodology on solder joint crack growth correlation and fatigue life prediction [C]//IEEE. 50th Electronic Components and Technology Conference. Las Vegas: IEEE, 2000.
- [15] BOUARROUDJ M, KHATIR Z, OUSTEN J P, et al. Degradation behavior of 600V-200A IGBT modules under power cycling and high temperature environment conditions[J]. Microelectronics reliability, 2007, 47(9/11): 1719-1724.
- [16] SANKARAN V A, CHEN C, AVANT C S, et al. Power cycling reliability of IGBT power modules[C]//IEEE. Conference Record of the 1997 IEEE Industry Applications Conference Thirty-Second IAS Annual Meeting. New Orleans: IEEE, 1997: 1222-1227.
- [17] 徐凝华, 彭勇殿, 罗海辉, 等. 热循环过程中 IGBT 模块封装退化研究[J]. 大功率变流技术, 2016(4): 23-29.
- XU Ninghua, PENG Yongdian, LUO Haihui, et al. Study of the package degradation of IGBT module during thermal cycling test[J]. High power converter technology, 2016(4): 23-29.

Thermal resistance research of power devices based on structural function curve correction method

WANG Yongzhi¹, ZHOU Wei¹, WEI Xiaohui², ZHOU Longfei¹, LIU Hongwei¹, GUO Weili¹

(1. Coresing Semiconductor Technology Co., Ltd., Zhuzhou, Hunan 412001, China;

2. Zhuzhou CRRC Times Electric Co., Ltd., Zhuzhou, Hunan 412001, China)

Abstract: This study investigated the thermal resistance of various layers within power devices. To this end, thermal resistance tests were conducted on an IGBT module, leading to the plotting of its structural function curve. This module was then structurally modeled, and subsequent transient thermal simulations produced another structural function curve that was converted from the temperature rise curve. A fitting process was introduced to correct the measurement curve. The structural function distribution of thermal resistance in the interface materials at various layers was obtained from the corrected structural model. The corrected thermal resistance values were 0.510, 4.085, 4.085, 20.430, 7.149, 5.106, and 26.550 K/kW for the chip layer, chip solder layer, DBC copper layer (upper), alumina ceramic layer, DBC copper layer (lower), substrate solder layer, and substrate, respectively. Furthermore, power cycling and passive thermal cycling tests were performed to verify the degenerate interval of thermal resistance before and after these tests, indicating substantial agreement between the test data and theoretical results.

Keywords: power device; thermal resistance; transient simulation; thermal resistance test; structural function